



ROHDE & SCHWARZ

BEDIENHANDBUCH



Digitales Funktionstestmodul

R&S®TS-PDFT



Bedienhandbuch

für ROHDE & SCHWARZ Digitale Funktionstestmodul R&S TS-PDFT

6. Ausgabe / 08.06 / D 1152.3820.11

Alle Rechte, auch die Übertragung in fremde Sprachen, sind vorbehalten. Kein Teil dieses Handbuchs darf ohne schriftliche Genehmigung der Firma ROHDE & SCHWARZ in irgendeiner Form (Druck, Fotokopie oder ein anderes Verfahren), auch nicht für Unterrichtsgestaltung, reproduziert oder unter Verwendung elektronischer Systeme verarbeitet, vervielfältigt oder verbreitet werden.

® Weitergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts ist nicht gestattet, soweit nicht ausdrücklich zugestanden. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte für den Fall der Patenterteilung oder Gebrauchsmuster-Eintragung vorbehalten.

R&S® ist ein registrierter Markenname der ROHDE & SCHWARZ GmbH & Co. KG.

Wir weisen darauf hin, dass die im Systemhandbuch verwendeten Soft- und Hardware-Bezeichnungen und Markennamen der jeweiligen Firmen im allgemeinen warenzeichen-, marken- oder patentrechtlichem Schutz unterliegen.

ROHDE & SCHWARZ GmbH & Co. KG

Corporate Headquarters
Mühldorfstr. 15
D-81671 München

Telefon: ... 49 (0)89/4129-13774
Telefax: ... 49 (0)89/4129-13777

Gedruckt in der Bundesrepublik Deutschland. Änderungen vorbehalten.

Sicherheitshinweis



Achtung!
Elektrostatisch
gefährdete
Bauelemente
erfordern eine
besondere
Behandlung



Z E R T I F I K A T

Die

DQS GmbH

Deutsche Gesellschaft zur Zertifizierung von Managementsystemen

bescheinigt hiermit, dass das Unternehmen

Rohde & Schwarz GmbH & Co. KG

Mühldorfstraße 15
D-81671 München

mit den im Anhang gelisteten Produktionsstandorten

für den Geltungsbereich

Entwicklung, Produktion, Vertrieb, Service von Geräten
und Systemen elektronischer Mess- und Nachrichtentechnik

ein

Qualitätsmanagementsystem

eingeführt hat und anwendet.

Durch ein Audit, dokumentiert in einem Bericht, wurde der
Nachweis erbracht, dass dieses Qualitätsmanagementsystem
die Forderungen der folgenden Norm erfüllt:

DIN EN ISO 9001 : 2000

Ausgabe Dezember 2000

Das Qualitätsmanagementsystem

**der im Anhang mit (*) gekennzeichneten Standorte erfüllt die Forderungen
des internationalen und deutschen Straßenverkehrsrechts**

mit den in der Anlage gelisteten Genehmigungsobjekten.

Dieses Zertifikat ist gültig bis 2008-01-23

Zertifikat-Registrier-Nr. 001954 QM/ST

Frankfurt am Main 2005-01-24

Das diesem Zertifikat zugrundeliegende Qualitätsaudit wurde durchgeführt in Zusammenarbeit mit der
CETECOM ICT Services GmbH. Von der CETECOM wurde die Erfüllung der ergänzenden spezifischen
Forderungen des Anhangs V der Richtlinie 1999/5/EG, festgestellt.

Ass. iur. M. Drechsel

GESCHÄFTSFÜHRER

Dipl.-Ing. S. Heinloth

Geschäftsführer der CETECOM ICT Services GmbH
Dipl.-Ing. J. Schirra



Anlage zu Zertifikat Registrier-Nr. 001954 QM/ST

Rohde & Schwarz GmbH & Co. KG

Mühlendorfstraße 15
D-81671 München

Der Überprüfung des internationalen und deutschen Straßenverkehrsrechts
lag/en die folgenden Genehmigungsobjekte zugrunde:

Nr. 22 EUB (elektronische Unterbaugruppen)



Anhang zum Zertifikat Registrier-Nr.: 001954 QM ST

Rohde & Schwarz GmbH & Co. KG

Mühldorfstraße 15
D-81671 München

Unternehmenseinheit	Geltungsbereich
ROHDE & SCHWARZ GmbH & Co. KG Werk Köln Dienstleistungszentrum Köln Rohde & Schwarz Systems GmbH Graf-Zeppelin-Straße 18 D-51147 Köln	Technische Dienstleistung im Bereich Mess- und Nachrichtentechnik Wartung/Instandsetzung, Kalibrierung, Ausbildung, Technische Dokumentation Entwicklung, Fertigung, Systemtechnik
Rohde & Schwarz FTK GmbH Wendenschloßstraße 168 D-12557 Berlin	Entwicklung, Fertigung sowie den Vertrieb von Anlagen, Geräten und Systemen der Kommunikationstechnik
Rohde & Schwarz GmbH & Co. KG Kaikenrieder Straße 27 D-94244 Teisnach	Entwicklung, Produktion, Vertrieb, Service von Geräten und Systemen elektronischer Mess- und Nachrichtentechnik
Rohde & Schwarz závod Vimperk s.r.o. Spidrova 49 CZE-38501 Vimperk Tschechische Republik	Entwicklung, Produktion, Vertrieb, Service von Geräten und Systemen elektronischer Mess- und Nachrichtentechnik
(*) Rohde & Schwarz GmbH & Co. KG Mühldorfstraße 15 D-81671 München	Entwicklung, Produktion, Vertrieb, Service von Geräten und Systemen elektronischer Mess- und Nachrichtentechnik
(*) Rohde & Schwarz Messgerätebau GmbH Riedbachstraße 58 D-87700 Memmingen	Entwicklung, Produktion, Vertrieb, Service von Geräten und Systemen elektronischer Mess- und Nachrichtentechnik

Support Center

Telefon Europa: +49 180 512 42 42

Telefon Weltweit: +49 89 4129 13774

Fax: +49 89 4129 13777

e-mail: customersupport@rohde-schwarz.com

Für technische Fragen zu diesem Rohde & Schwarz-Produkt steht Ihnen unsere Hotline der Rohde & Schwarz Vertriebs-GmbH, Support Center, zur Verfügung.

Unser Team bespricht mit Ihnen Ihre Fragen und sucht Lösungen für Ihre Probleme.

Die Hotline ist Montag bis Freitag von 8.00 bis 17.00 Uhr besetzt.

Bei Anfragen außerhalb der Geschäftszeiten hinterlassen Sie bitte eine Nachricht oder senden Sie eine Notiz per Fax oder e-mail. Wir setzen uns dann baldmöglichst mit Ihnen in Verbindung.



ROHDE & SCHWARZ

Inhalt

1	Anwendung	1-1
1.1	Allgemeines	1-1
1.2	Eigenschaften	1-2
1.2.1	Anwendungen	1-2
1.2.2	Digitaler Funktionstest	1-4
1.2.2.1	Digitaler Funktionstest (Low-Speed)	1-4
1.2.2.2	Digitaler Funktionstest (High-Speed)	1-4
2	Ansicht	2-1
3	Blockschaltbilder	3-1
4	Aufbau	4-1
4.1	Mechanischer Aufbau	4-1
4.1.1	Anzeigeelemente des Moduls R&S TS-PDFT	4-2
5	Funktionsbeschreibung	5-1
5.1	Allgemeines	5-1
5.2	Hardwarebeschreibung	5-2
5.2.1	Allgemeines	5-2
5.2.2	Serielle Schnittstellen	5-3
5.2.2.1	RS232 / K-Bus	5-3
5.2.2.2	CAN-Bus	5-4
5.2.3	AUX-Kanäle	5-5
5.2.4	Synchronisierung	5-5
5.2.5	Relaissteuerung	5-6
5.2.5.1	GND-Relais	5-6
5.2.6	Digitale Ausgabekanäle	5-6
5.2.6.1	LowPower Ausgabekanäle (OUTx)	5-6
5.2.6.2	Betriebsarten	5-7
5.2.6.3	Spannungspegel und Ausgangsstrom	5-7
5.2.6.4	Schutzbeschaltung	5-8
5.2.6.5	HighPower Ausgabekanäle (POx)	5-8
5.2.7	Digitale Eingabekanäle (INx)	5-8
5.2.7.1	Betriebsarten	5-8
5.2.7.2	Spannungspegel	5-9
5.2.7.3	Schutzbeschaltung	5-9
5.2.7.4	Bidirektionale Pins	5-9
6	Inbetriebnahme	6-1
6.1	Installation des Moduls R&S TS-PDFT	6-1



7	Software	7-1
7.1	Treibersoftware	7-1
7.2	Firmware	7-2
7.3	Soft-Panel	7-2
7.4	Programmierbeispiel R&S TS-PDFT	7-3
8	Selbsttest	8-1
8.1	LED-Test	8-1
8.2	Einschalttest	8-2
8.3	TSVP-Selbsttest	8-2
9	Schnittstellenbeschreibung	9-1
9.1	Steckverbinder X10 (Front Connector)	9-1
9.2	Steckverbinder X20 (Extension Connector)	9-3
9.3	Steckverbinder X1 (cPCI Bus Connector)	9-4
9.4	Steckverbinder X50 (Optionales Aufsteckmodul)	9-5
10	Technische Daten	10-1
10.1	Anwendungsbereich	10-1
10.2	Ein-/Ausgabekanäle	10-1
10.2.1	Ausgangskanäle Daten	10-1
10.2.2	Eingangskanäle Daten	10-2
10.2.3	Ausgangskanäle Leistung	10-2
10.2.4	Relaiskanäle	10-3
10.3	Steuerlogik	10-3
10.3.1	Lokale Steuerlogik	10-3
10.3.2	Synchronisation	10-3
10.3.3	Referenztakt	10-3
10.3.4	Primärverschaltung	10-4
10.4	Allgemeine Daten	10-4
10.5	Bestellinformation	10-4

Bilder

Bild 2-1	Ansicht des Moduls R&S TS-PDFT	2-1
Bild 3-1	Funktionsblockschaltbild des Moduls R&S TS-PDFT	3-1
Bild 3-2	Detailliertes Blockschaltbild des Moduls R&S TS-PDFT	3-2
Bild 4-1	Anordnung der Steckverbinder am Modul R&S TS-PDFT	4-1
Bild 4-2	Anordnung der LEDs am Modul R&S TS-PDFT	4-2
Bild 5-1	Blockschaltbild zum Modul R&S TS-PDFT	5-1
Bild 5-2	Verschaltung für K-Bus, R&S TS-PDFT als Master Node	5-3
Bild 5-3	Verschaltung für K-Bus, R&S TS-PDFT als Slave Node	5-4
Bild 5-4	CAN-Bus	5-5
Bild 5-5	Ausgangskanal (OUTx)	5-6
Bild 5-6	Eingangskanal (INx)	5-8
Bild 7-1	Soft-Panel R&S TS-PDFT	7-2
Bild 9-1	Steckverbinder X10 (Ansicht: Steckseite)	9-1
Bild 9-2	Steckverbinder X20 (Ansicht: Steckseite)	9-3
Bild 9-3	Steckverbinder X1 (Ansicht: Steckseite)	9-4
Bild 9-4	Steckverbinder X50 (Ansicht: Steckseite)	9-5



Tabellen

Tabelle 1-1	Eigenschaften R&S TS-PDFT	1-2
Tabelle 4-2	Anzeigeelemente am Modul R&S TS-PDFT	4-2
Tabelle 4-1	Steckverbinder des Moduls R&S TS-PDFT	4-2
Tabelle 7-1	Treiberinstallation R&S TS-PDFT	7-1
Tabelle 8-1	Aussagen zum LED-Test.....	8-1
Tabelle 8-2	Aussagen zum Einschalttest	8-2
Tabelle 9-1	Belegung Steckverbinder X10	9-1
Tabelle 9-2	Belegung Steckverbinder X20	9-3
Tabelle 9-3	Belegung Steckverbinder X1	9-4
Tabelle 9-4	Belegung Steckverbinder X50	9-5



1 Anwendung

1.1 Allgemeines

Das ROHDE & SCHWARZ-Digitale Funktionstestmodul R&S TS-PDFT kommt überall dort zum Einsatz, wo einfache oder komplexe Digitalschaltungen durch statische oder dynamische Stimulation/Aufzeichnung/Kommunikation getestet bzw. programmiert werden. Die deterministische, simultane Stimulation/Aufzeichnung von digitalen Signalen ermöglicht eine realitätsnahe Nachbildung von Testszenarien. Ein lokaler Mikroprozessor garantiert eine hohe Rechenleistung bei zeitkritischen Kommunikationsprotokollen, Downloads von Flash-Speichern oder Analysen direkt auf dem Modul. Umfangreiche Triggermöglichkeiten über Patternkomparatoren oder den PXI-Triggerbus ermöglichen die Synchronisierung mit anderen R&S Mess-, Stimulus- oder Schaltmodulen bzw PXI-Modulen anderer Hersteller.

Für die allgemeinen Funktionen auf dem Modul steht ein LabWindows IVI Treiber zur Verfügung. Alle weiteren Funktionen der Hardware werden über spezifische Erweiterungen des Treibers bedient. Wie für einen LabWindows CVI Treiber üblich, stehen Function Panels und eine Online Hilfe zur Verfügung.

Das Modul R&S TS-PDFT wird frontseitig in das R&S CompactTSVP-Chassis gesteckt. Es verwendet den cPCI/PXI-Standard.



Das Modul R&S TS-PDFT kann nur im R&S CompactTSVP (TSVP = Test System Versatile Platform) eingesetzt werden.

1.2 Eigenschaften

Folgende Eigenschaften kennzeichnen das digitale Funktionstestmodul R&S TS-PDFT:

Eigenschaften R&S TS-PDFT
64-kanalige, digitale Funktionstestkarte (32x IN, 32x OUT)
Taktsynchrone, simultane Patterngenerierung/-aufzeichnung (max. 40 MS/s)
In Gruppen programmierbarer Ausgangspegelbereich (0 ... +10 V)
Hoher Ausgangsstrom (max. 150 mA/Kanal, 500 mA/Gruppe), kurzschlußfest
In Gruppen programmierbare Eingangsschwelspannung/-hysterese (0 ... 38 V)
Serielle Kommunikationsinterfaces (CAN, K-Bus, RS232)
Lokaler Mikroprozessor
Synchronisation über PXI-Triggerbus
Selbsttestfähigkeit
Einsatz im <i>R&S CompactTSVP</i>

Tabelle 1-1 Eigenschaften R&S TS-PDFT

1.2.1 Anwendungen

Das Digitale Funktionstestmodul R&S TS-PDFT dient dem Test der Funktion digital bestückter Baugruppen oder Geräte. Ein solcher Funktionstest prüft die Gesamtfunktion einer digitalen Schaltung unter möglichst realen Betriebsbedingungen. Dazu werden digitale Eingangsmuster angelegt, die Ausgangssignale gemessen und mit den Sollwerten verglichen.

Hierzu stehen folgende Anwendungen mit dem digitalen Funktionstestmodul R&S TS-PDFT zur Verfügung:

- Digitaler Funktionstest (Low-Speed/High-Speed)
- Bitmusterstimulierung (Low-Speed/High-Speed)
- Bitmustermessung (Low-Speed/High-Speed)
- Überwachung von Pegelzustandsänderungen (Patterntrigger)
- Digitaler Funktionstest auf Bauteilebene (keine Nodeforcing, bzw. Backdriving Fähigkeit)

- Protokollanalyse/-generierung (CAN, K-Bus, RS232)
- Downloads, z.B. für Flash-Bausteine, seriell und parallel



Ein typischer Funktionstest besteht aus folgenden Komponenten:

- **Anpassung der Pinelektronik an die Prüflingsumgebung (Logikpegel und Logikfamilie)**
- **Definition des Sensor-Strobes**
- **Definition des Stimulus- und Messverhaltens der Modul-Pins (PDFT)**
- **Auswertung des Testergebnisses**

Werden weitere Digitalkanäle in der Anwendung benötigt, so ist dies durch kaskadieren weiterer Funktionstestmodule R&S TS-PDFT und die Synchronisation über den PXI-Triggerbus realisierbar. Die Programmierbarkeit von Betriebsart, Ausgangspegel und Eingangsschwellwerte in Gruppen ermöglicht eine optimale Anpassung an die Anforderungen der Anwendung. Leistungsrelais und pulsbreitenmodulierbare Leistungsausgänge ergänzen die Funktionalität. Serielle Kommunikationsinterfaces wie CAN High-/Low-Speed, K-Bus oder RS232 werden von einem lokalen, leistungsfähigen Mikroprozessor gesteuert. Über downloadbare, sogenannte "Firmware-Applets", ist es möglich auch anwendungsspezifische Schnittstellenprotokolle zu realisieren.

Durch den äußerst platzsparenden Aufbau mit I/O-Schutzbeschaltung und Signalkonditionierung, bei nur einem Compact PCI/PXI Slot Breite, wird der Aufbau von sehr leistungsfähigen und kompakten Mess- und Stimulussystemen ermöglicht.

Die Minimierung von elektrischen Störgrößen wird durch die Programmierbarkeit der Hysterese der Eingangskanäle erreicht. Dabei ist die untere und obere Schwellspannung getrennt voneinander in Gruppen einstellbar.

Die Schutzbeschaltung gegen Kurzschlüsse, Gegenspannungen und Überspannungen tragen zur Robustheit des Funktionstestmoduls R&S TS-PDFT bei.

Der vollständige Selbsttest des Funktionstestmodul R&S TS-PDFT kann ohne zusätzlichen Messaufwand durchgeführt werden. Diagnose LEDs an der Frontseite zeigen den Status des Moduls an.



1.2.2 Digitaler Funktionstest

1.2.2.1 Digitaler Funktionstest (Low-Speed)

Beim Digitalen Funktionstest (Low-Speed) werden Funktionalitäten geprüft, bei denen es mehr auf das richtige Zusammenwirken der Logikbausteine und weniger auf den Nachweis von zeitkritischen Grenzwerten ankommt. Die Anwendung gibt die zu stimulierenden Muster und die zu erwartenden Antworten vor. Ein Vergleich der beiden Vorgaben ergibt eine PASS/FAIL-Aussage. Weitere Anwendungen stellen der Test bzw. die Simulation von digitalen Schnittstellen dar sowie der Down-Load von Daten in einen programmierbaren Baustein innerhalb der Schaltung dar.

1.2.2.2 Digitaler Funktionstest (High-Speed)

Mit dem Echtzeittest wird die Gesamtfunktion des Digitalteils eines Prüflings unter möglichst realen Betriebsbedingungen geprüft. Dazu werden digitale Muster (Vektoren) mit hoher Taktrate und präzisiertem zeitlichen Verhalten an die Prüflingsanschlüsse angelegt und die Reaktionen aufgezeichnet. Grundbedingung für ein exaktes, vorhersagbares Timing ist, dass die Muster in Pinspeichern hinter den Treiber-Sensoren abgelegt sind und mit hoher Geschwindigkeit abgearbeitet werden (dynamische Kanäle). Das gleiche gilt für die Aufzeichnung der Messergebnisse und Fehler für eine nachträgliche Auswertung.

2 Ansicht

Bild 2-1 zeigt das Digitale Funktionstestmodul R&S TS-PDFT.



Bild 2-1 Ansicht des Moduls R&S TS-PDFT



3 Blockschaltbilder

Im folgenden Abschnitt wird sowohl das Funktionsblockschaltbild des Moduls R&S TS-PDFT als auch das detaillierte Blockschaltbild dargestellt.

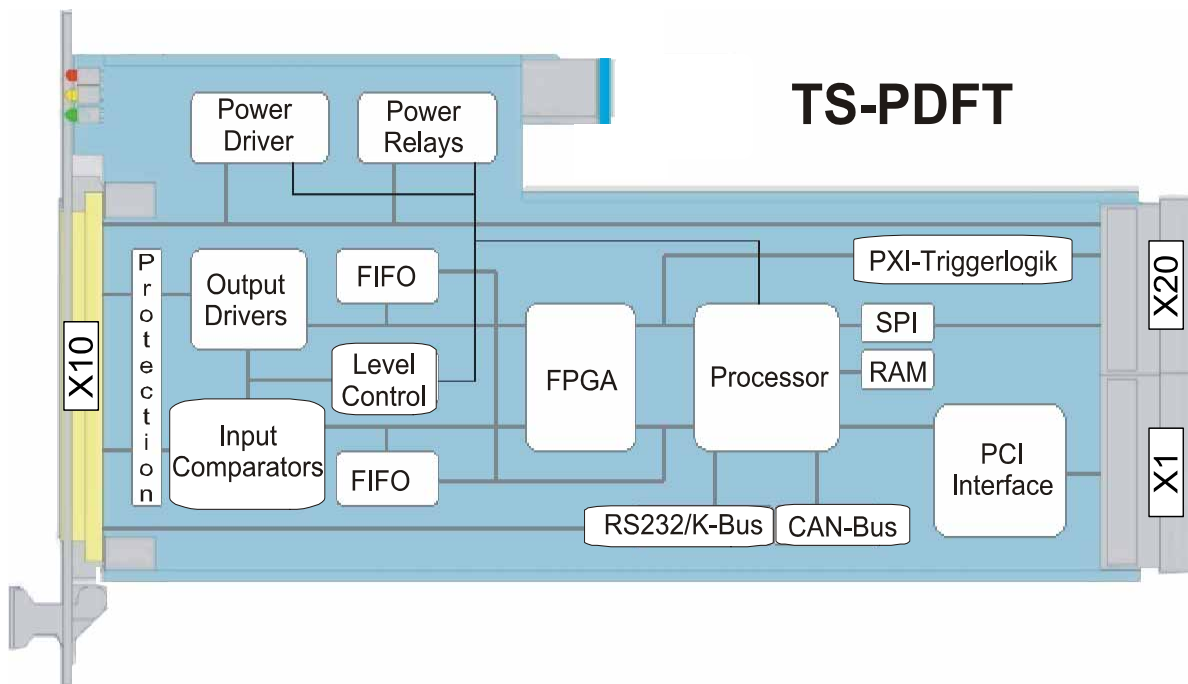


Bild 3-1 Funktionsblockschaltbild des Moduls R&S TS-PDFT

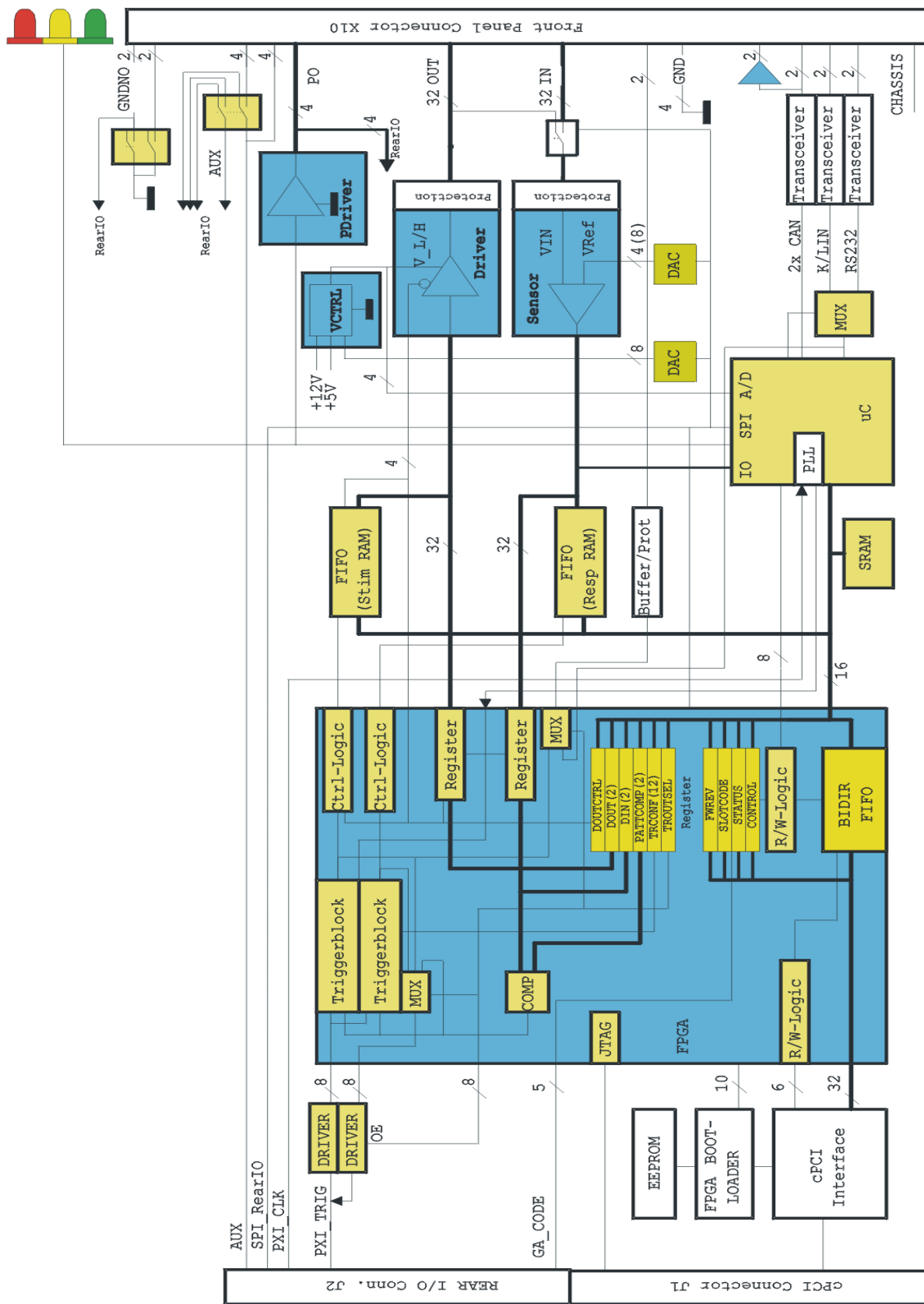


Bild 3-2 Detailliertes Blockschaltbild des Moduls R&S TS-PDFT

4 Aufbau

4.1 Mechanischer Aufbau

Das Modul R&S TS-PDFT ist ein **langes cPCI-Einsteckmodul** und für den frontseitigen Einbau in den Compact TSVP ausgeführt. Die Platinenhöhe des Moduls beträgt 3 HE (134 mm). Um ein sicheres Einschleiben in den R&S CompactTSVP zu gewährleisten ist die Frontblende mit einem Führungsstift bestückt. Die Arretierung des Moduls geschieht mit den beiden Befestigungsschrauben der Frontblende. Der frontseitige Steckverbinder X10 dient zum Anschluss von Prüflingen. Die Steckverbinder X20/X1 verbinden das Modul R&S TS-PDFT mit der cPCI-Backplane/PXI-Steuerbackplane. Der Steckverbinder X50 ist für ein optionales Aufsteckmodul vorbereitet.

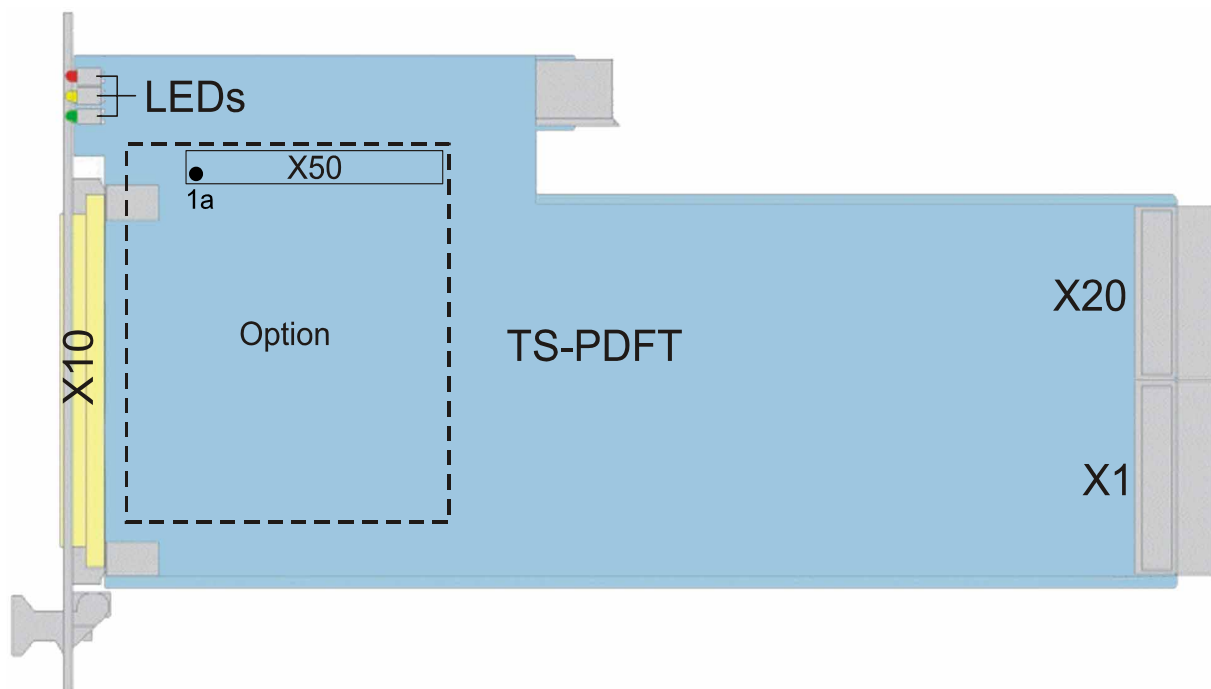


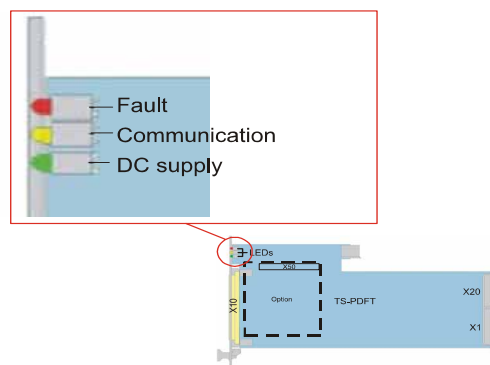
Bild 4-1 Anordnung der Steckverbinder am Modul R&S TS-PDFT

Kurzzeichen	Verwendung
X1	cPCI Bus
X10	Prüfling (UUT)
X20	Erweiterung (PXI), Rear-I/O
X50	optionales Aufsteckmodul

Tabelle 4-1 Steckverbinder des Moduls R&S TS-PDFT

4.1.1 Anzeigeelemente des Moduls R&S TS-PDFT

Auf der Frontseite des Moduls R&S TS-PDFT sind drei Leuchtdioden (LEDs) angeordnet, diese vermitteln den aktuellen Status des Moduls. Die LEDs haben folgende Bedeutung:


Bild 4-2 Anordnung der LEDs am Modul R&S TS-PDFT

LED	Beschreibung
rot	Fehlerzustand (ERR): Leuchtet, wenn nach dem Einschalten der Versorgungsspannung ein Fehler beim Einschalttest auf dem Modul R&S TS-PDFT auftritt. Dies bedeutet, dass ein Hardware Problem auf dem Modul besteht. (siehe auch Abschnitt 8 "Selbsttest")
gelb	Kommunikation (COM): Leuchtet, bei Datenverkehr über das Interface auf.
grün	Versorgungsspannung in Ordnung (PWR): Leuchtet, wenn alle nötigen Versorgungsspannungen anliegen.

Tabelle 4-2 Anzeigeelemente am Modul R&S TS-PDFT

5 Funktionsbeschreibung

siehe hierzu auch Bild 5-1 bis Bild 5-4

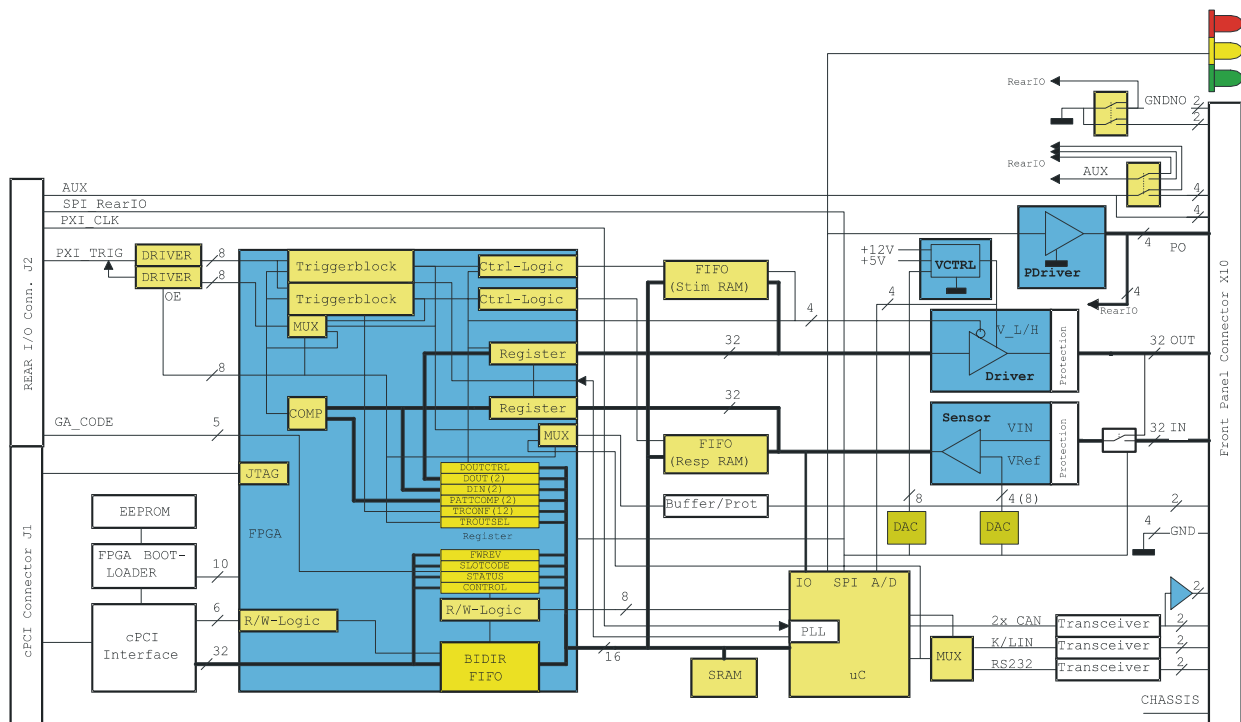


Bild 5-1 Blockschaltbild zum Modul R&S TS-PDFT

5.1 Allgemeines

Das digitale Funktionstestmodul R&S TS-PDFT stellt jeweils mehrere Gruppen von digitalen Eingangs- und Ausgangs-Pins zur Verfügung. Hierzu besitzt das Modul ungemultiplexte Digitalpins, d. h. hinter jedem Pin steht ein eigener Digitalkanal zur Verfügung. Desweiteren verfügt das Modul über variable Pegel für Sensor- und Treiberreferenz. Damit lassen sich praktisch für jede Anwendung die passenden Logikpegel erzeugen. Alle Einstellungen sowie die Takterzeugung erfolgen auf dem Modul selbst, so dass keine weiteren Stimulus-Module notwendig sind.

Der nutzbare Pegelbereich hängt von der Konfiguration der Treiberreferenzen ab. Die Treiberpegel werden aus der CPCI-Versorgung (+5 V, +12 V) erzeugt.

Alle Driver-Pins können bei Bedarf mit den Sensor-Pins verbunden werden und somit stimulieren, messen und das Treiben von Signalen

überwachen. Alle Treiberkanäle können in den hochohmigen Zustand (TRI-STATE) versetzt werden.

Die zeitliche Steuerung bzw. die Auswertung der Tests erfolgt lokal mit einem Prozessor. Im Fehlerfall können die fehlerhaften Pins ermittelt und an den Steuerrechner übermittelt werden.


HINWEIS:

Die Einstellung der Ausgangstreiber und der Eingangskomparatoren ist in 8-Bit Gruppen möglich.

5.2 Hardwarebeschreibung

5.2.1 Allgemeines

cPCI-Schnittstelle

Ein Compact PCI Bus (cPCI) Interface Chip dient als Schnittstelle zwischen dem PCI Bus und dem FPGA (Field Programmable Gate Array).

Boot Logik

Mit der Boot Logik wird das Firmwaredesign des FPGA beim Einschalten des Moduls vom EEPROM in das FPGA übertragen. Die Übertragung kann auch über die Software im laufenden Betrieb eingeleitet werden. Diese Eigenschaft ermöglicht es, das FPGA bei zukünftigen Erweiterungen dynamisch anzupassen.

FPGA

Das FPGA stellt die nötigen Steuerfunktionen zum Programmieren der Analog-Hardware, der digitalen Schnittstellen sowie der Schaltfunktionen bereit.

EEPROM

Das EEPROM wird verwendet für das Speichern der Konfiguration, der Korrektur- und der Bootdaten des FPGA. Zugang wird erreicht über den cPCI-Chip.

Geografische Adressidentifikation

Über den lokalen Parallelbus wird die physikalische Slotnummer (GA-Code vom cPCI-Chip) ausgelesen.

5.2.2 Serielle Schnittstellen

Die seriellen Schnittstellen RS232 / K-Bus / SER_xxTTL und CAN werden vom μ P zur Verfügung gestellt.

5.2.2.1 RS232 / K-Bus

Die asynchrone, serielle Schnittstelle des μ P wird zur Realisierung einer RS232 und K-Bus Schnittstelle verwendet und auf den RS232- oder K-Bus Transceiver gemultiplext. Die RX/TX-Kanäle des μ P werden parallel an das FPGA geführt. Über einen Multiplexer im FPGA können diese Signale auf die X10-Signale XTO/XTI als TTL-Signale (low active) ausgegeben werden.



HINWEIS:

Im Grundzustand ist die RS232-Schnittstelle angewählt.

Beim Anschluss des Moduls R&S TS-PDFT an den K-Bus sind zusätzliche externe Bauelemente notwendig:

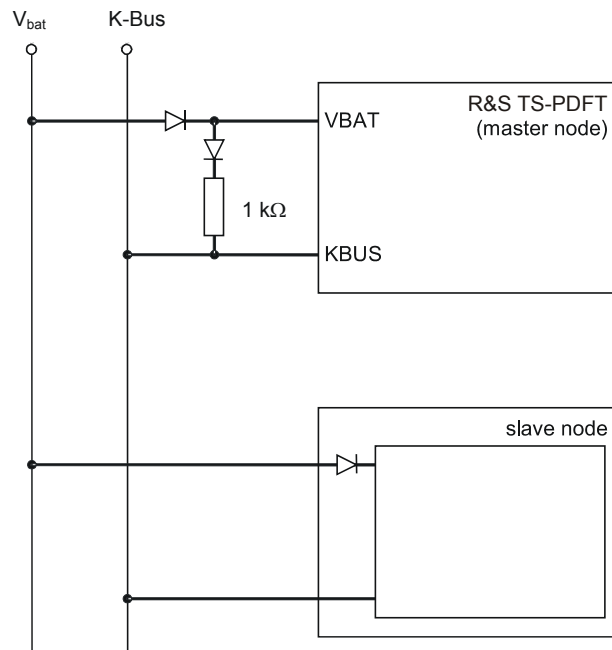


Bild 5-2 Verschaltung für K-Bus, R&S TS-PDFT als Master Node

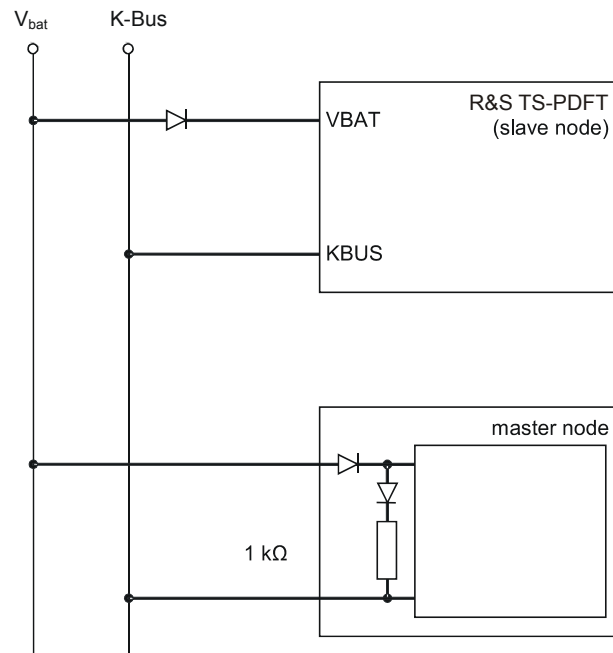
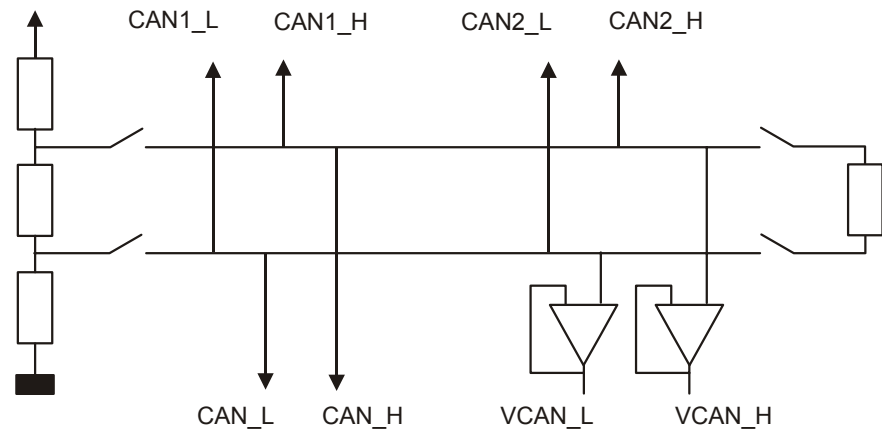


Bild 5-3 Verschaltung für K-Bus, R&S TS-PDFT als Slave Node

Das Modul R&S TS-PDFT liefert am X10-Signal VBAT eine Ausgangsspannung von 5 V. Von extern kann über eine Diode (zum Schutz vor Verpolung) eine Spannung von bis zu 20 V an VBAT angelegt werden. Zwischen VBAT und KBUS wird ein 1 kΩ Pullup-Widerstand mit einer weiteren Diode benötigt, der normalerweise am Master Node angeschlossen wird.

5.2.2.2 CAN-Bus

Der μ P stellt zwei CAN-Ports zur Verfügung. Diese werden direkt mit den CAN-Transceivern verbunden. Die erste CAN-Schnittstelle (CAN1) ist mit einem High-Speed Transceiver, die zweite Schnittstelle (CAN2) mit einem Low-Speed, fehlertoleranten Transceiver. Beide Schnittstellen werden am selben CAN-Bus ausgeleitet. Durch 2-polige Relais kann der Bus einseitig oder beidseitig abgeschlossen werden. Zur Überwachung der CAN-Spannungspegel wird der Pegel, durch OPs gepuffert, am X10 als VCAN_H und V_CANL zur Verfügung gestellt.


Bild 5-4 CAN-Bus

5.2.3 AUX-Kanäle

Die Verschaltung der AUX-Kanäle wird über 2-polige Umschalter realisiert. Vom rückwärtigen Steckverbinder X20 (RearIO) werden die Signale AUX1..AUX4 je einmal direkt sowie über den ersten Relaispol (AUXxA) zum Frontsteckverbinder X10 geführt (je 3A Leiterbahn). Die Pins der Wechsler der zweiten Relaispole (AUXxB) werden am X20 und am X50 ausgeleitet (je 3A Leiterbahn).

5.2.4 Synchronisierung

Um eine Synchronisierung mit anderen Geräten, insbesondere mit Analysatormodulen, oder digitalen Messmodulen zu ermöglichen, können Trigger empfangen als auch generiert werden. Dazu stehen die Triggersignale des PXI-Triggerbus, die externen Trigger XTO/XTI am X10, sowie zwei FPGA-interne Signale (DINTRIGx), die von zwei 16-Bit Patternkomparatoren der digitalen Eingangskanäle abgeleitet sind, zur Verfügung. Ein Interrupt für den Hostrechner kann durch die Signale DINTRIGx, sowie durch den μ P (Daten vom μ P für den Hostrechner) ausgelöst werden. Im Gegenzug wird ein Interrupt für den μ P durch die Signale DINTRIGx ausgelöst oder wenn Daten vom Hostrechner an μ P gesendet wurden.

5.2.5 Relaissteuerung

Die Konfigurationsrelais / Anlogschalter werden über das lokale SPI-Interface und die entsprechenden Schieberegister über den μ P-Bus und Register/Latches angesteuert.

5.2.5.1 GND-Relais

Um einen InCircuit-Test durchführen zu können ist eine schaltbare GND-Verbindung (GND_NO) nötig. Diese Verbindung wird über ein 2-poliges Relais realisiert.



HINWEIS:

Im Grundzustand ist diese Verbindung offen.

5.2.6 Digitale Ausgabekanäle

5.2.6.1 LowPower Ausgabekanäle (OUTx)

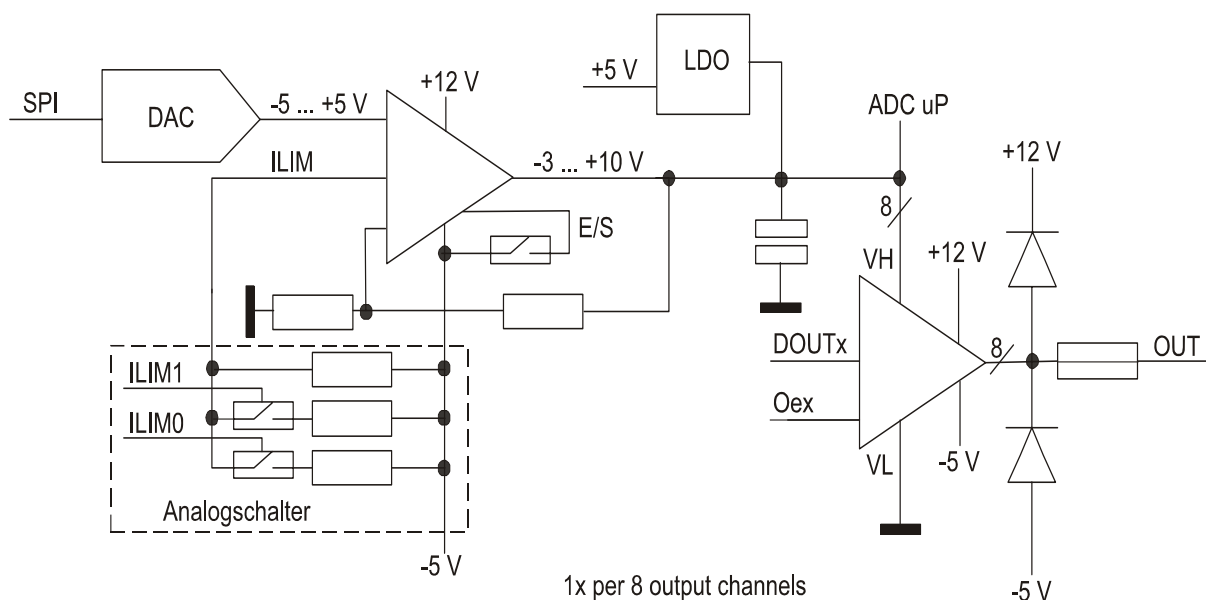


Bild 5-5 Ausgangskanal (OUTx)

5.2.6.2 Betriebsarten

Für jede Pingruppe kann individuell eine Betriebsart festgelegt werden.

- Normal:
 - Das Ausgangssignal wird bei einem HIGH am FPGA-Ausgang gegen die HIGH-Versorgung VH und bei einem LOW gegen GND geschaltet.
- TRI-State:
 - Der Ausgang wird unabhängig von dem programmierten Logikzustand (HIGH, LOW) in den hochohmigen Zustand versetzt.

Die Auswahl der Betriebsart erfolgt über die FPGA-Ports und die programmierbaren FPGA-Register. Die Steuerung der Ausgaberegister kann über Register im FPGA oder das Stimulus-RAM erfolgen. Die Programmierung des Stimulus-RAM erfolgt über den μ P-Bus. Dabei werden die Bits 33 ... 36 zur dynamischen TRI-STATE Steuerung verwendet. Zur Programmierung der TRI-STATE Bits werden μ P-Ports verwendet.



HINWEIS:

Im Grundzustand sind die Ausgangsgruppen der Karte auf TRI-STATE und Steuerung über μ P eingestellt.

5.2.6.3 Spannungspegel und Ausgangsstrom

Jeder Pingruppe (8 Bit) kann ein individueller, programmierbarer HIGH-Ausgangspegel zugeordnet werden. Der LOW-Pegel ist bei 0 V festgelegt. Der "HIGH-Pegel" einer Pingruppe kann als TTL-Pegel (3 V) oder im Bereich von 0 ... 10 V mit einstellbarem Ausgangsstrom (0 ... 400 mA) festgelegt werden. Über die ADC Ports des μ P kann die aktuelle Ausgangsspannung nachgelesen werden.



HINWEIS:

Im Grundzustand werden alle Ausgangsgruppen auf interne Versorgung und TTL-Pegel programmiert.

5.2.6.4 Schutzbeschaltung

Die Ausgänge sind dauerhaft gegen Kurzschluß (Multifuse) und das Anliegen einer Gegenspannung am Ausgang gesichert.

5.2.6.5 HighPower Ausgabekanäle (POx)

Zur Ansteuerung von Lasten mit hohen Anforderungen hinsichtlich Spannung und Strom stehen 4 OpenDrain-Treiberkanäle zur Verfügung. Diese sind kurzschlussfest und überlastsicher. Die Ansteuerung erfolgt parallel von einem μ P-Port (PWM-Ausgänge). Fehlerzustände können über das lokale SPI-Interface rückgelesen werden.

5.2.7 Digitale Eingangskanäle (INx)

Die Signale der digitalen Eingangskanäle werden durch analoge Komparatoren mit programmierbaren Referenzspannungen verglichen. Das Ergebnis dieses Vergleichs wird direkt auf FPGA-Pins (DINx) und teilweise parallel auf μ P-Ports gegeben.

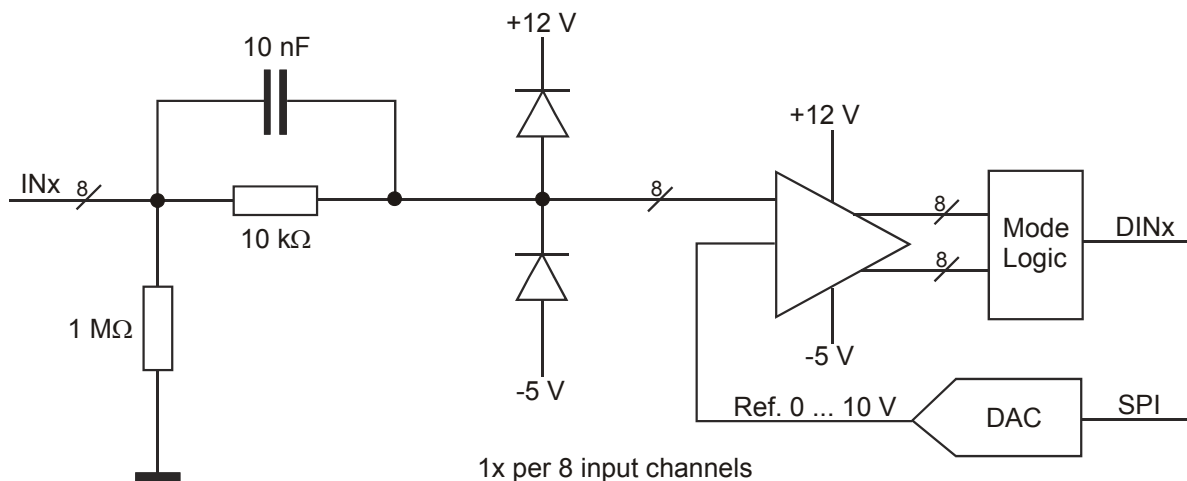


Bild 5-6 Eingangskanal (INx)

5.2.7.1 Betriebsarten

Der Status der Eingangskanäle kann über FPGA-Register vom μ P gelesen werden. Pro Pingruppe kann die Betriebsart und die Hysterese der Fensterkomparatoren eingestellt werden. Bei Bedarf kann, gesteuert vom Triggerblock, eine Aufzeichnung in das Response-RAM (FIFO) erfolgen. Das Lesen des Response-RAM geschieht über den μ P-Bus.

5.2.7.2 Spannungspegel

Der Pegelbereich ohne Ansprechen der Schutzbeschaltung beträgt -5 V / +12 V. Höhere Eingangspegel verursachen höhere Eingangsströme. Jeder Pingruppe (8 Bit) kann ein individueller Schwellwert von 0 ... +9.5 V per DAC eingestellt werden.



HINWEIS:

Im Grundzustand ist der Schwellwert auf den TTL-Pegel HIGH = 2,0 V programmiert.

5.2.7.3 Schutzbeschaltung

Ohne Signalkonditionierung sind die Eingänge bis ± 42 V durch eine schnelle Schutzschaltung gesichert. Der Eingangswiderstand reduziert sich von 1 M Ω auf 10 k Ω wenn die Schutzschaltung anspricht.

5.2.7.4 Bidirektionale Pins

Alle Eingangskanäle können mittels Analogschalter in 8er Gruppen mit den zugehörigen Ausgangskanälen verbunden werden.



6 Inbetriebnahme

6.1 Installation des Moduls R&S TS-PDFT

Zur Installation des Einsteckmoduls ist wie folgt vorzugehen:

- Herunterfahren und Ausschalten des R&S CompactTSVP
- Auswahl eines geeigneten, frontseitigen Steckplatzes (Slot 5-15 möglich, vorzugsweise Slot 5)
- Entfernen der entsprechenden Teilfrontplatte am TSVP-Chassis durch Lösen der beiden Schrauben



ACHTUNG!

Die Backplane-Steckverbinder sind auf verbogene Pins zu überprüfen! Verbogene Pins müssen ausgerichtet werden! Bei Nichtbeachtung kann die Backplane dauerhaft beschädigt werden!

- Einschieben des Einsteckmoduls mit mäßigem Druck (Fixierung über den Führungsstift)



ACHTUNG!

Beim Einschieben des Einsteckmoduls ist dieses mit beiden Händen zu führen und vorsichtig in die Backplane-Steckverbinder einzudrücken.

- Das Einsteckmodul ist richtig eingeschoben, wenn ein deutlicher Anschlag zu spüren ist.
- Die beiden Befestigungsschrauben an der Frontplatte des Moduls festschrauben.



Das Modul R&S TS-PDFT wird automatisch vom R&S CompactTSVP erkannt.



7 Software

7.1 Treibersoftware

Für die PDFT Funktionen auf der Karte steht ein LabWindows CVI Treiber zur Verfügung. Der Treiber ist Bestandteil der ROHDE & SCHWARZ GTSL-Software. Alle Funktionen des Treibers sind in der Online-Hilfe und in den Labwindows CVI Function-Panels ausführlich dokumentiert.

Bei der Treiberinstallation werden die folgenden Softwaremodule installiert:

Modul	Pfad	Anmerkung
rspdft.dll	<GTSL Verzeichnis>\Bin	Treiber
rspdft.hlp	<GTSL Verzeichnis>\Bin	Hilfedatei
rspdft.fp	<GTSL Verzeichnis>\Bin	LabWindows CVI Function Panel File, Function Panels für CVI Entwicklungsumgebung
rspdft.sub	<GTSL Verzeichnis>\Bin	LabWindows CVI Attribute Datei. Diese Datei wird von einigen „Function Panels“ benötigt.
rspdft.lib	<GTSL Verzeichnis>\Bin	Import Bibliothek
rspdft.h	<GTSL Verzeichnis>\Include	Header Datei zum Treiber

Tabelle 7-1 Treiberinstallation R&S TS-PDFT



HINWEIS:

Zum Betrieb des Treibers sind die IVI- und VISA-Bibliotheken der Firma National Instruments notwendig.

7.2 Firmware

Auf Firmwareebene (lokaler Prozessor) sind die nachfolgend aufgeführten Routinen realisiert, die über Kommandos vom Hostrechner (R&S CompactTSVP) aktiviert werden können.

- Setzen von einzelnen Ausgabekanälen oder ganzen Gruppen
- Abfrage von einzelnen Eingabekanälen oder ganzen Gruppen
- Sende- und Empfangsroutinen für die Prüflingsschnittstellen
- Stimulation, Aufzeichnung und Auswertung von digitalen Datenströmen

7.3 Soft-Panel

Für das Modul steht ein Soft-Panel zur Verfügung. Das Soft-Panel setzt auf den LabWindows CVI Treiber auf. Das Soft-Panel ermöglicht die interaktive Bedienung des Moduls. Spezielle Testfunktionen können über ein geschütztes Menü aktiviert werden.

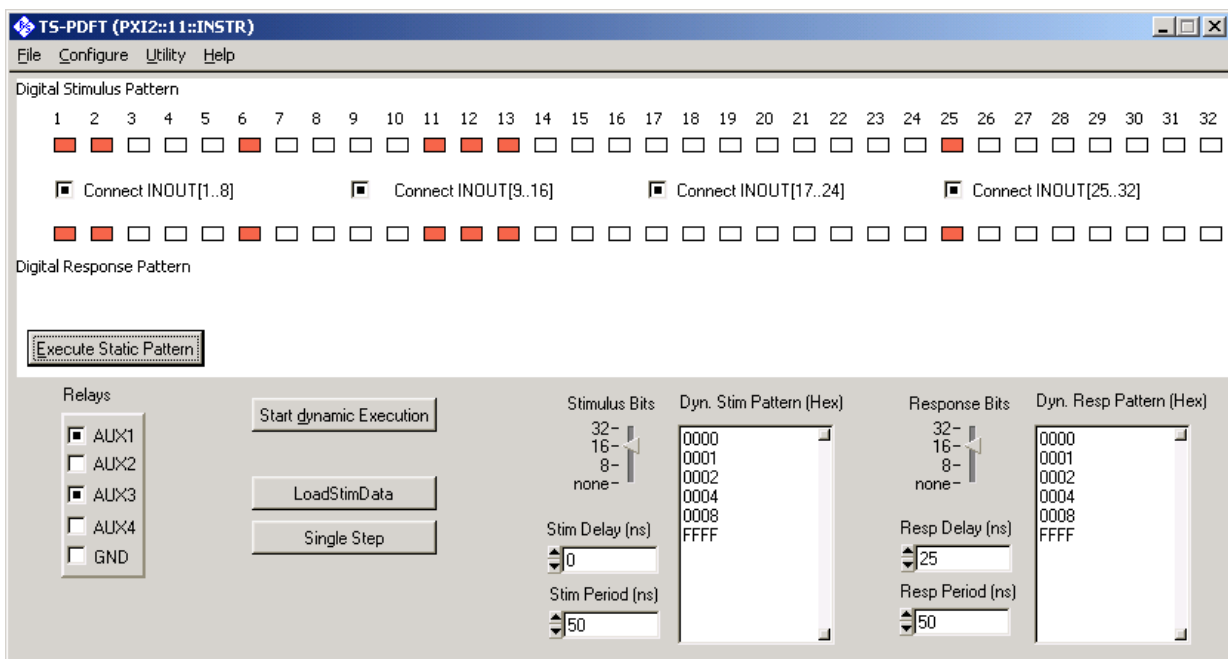


Bild 7-1 Soft-Panel R&S TS-PDFT



7.4 Programmierbeispiel R&S TS-PDFT

```

/*
    This sample shows the generation of digital functional tests
    using the TS-PDFT module.

    Error handling is not considered in this sample in order to
    keep it easy to read. The return status should be checked for
    VI_SUCCESS after each driver call.
*/

#include "rspdft.h"

/*
    Define channel opcodes with short names (this is easier to read)
*/
#define IOX    RSPDFT_VAL_OPCODE_IOX
#define IL     RSPDFT_VAL_OPCODE_IL
#define IH     RSPDFT_VAL_OPCODE_IH
#define OL     RSPDFT_VAL_OPCODE_OL
#define OH     RSPDFT_VAL_OPCODE_OH

/*
    Sample pattern:

    Stimulus channel out1 generates a clock signal
    Stimulus channel out2 generates a enable signal
    Response channel in1  expects the inverted clock signal
    Response channel in2  expects the direct clock signal if enable=high

    Pattern #  0      1      2      3      4      5      6      7

    Stimulus
    out1  _____|_____|_____|_____|_____|_____|_____|_____
    out2  _____|_____

    Response
    in1   _____|_____|_____|_____|_____|_____|_____|_____
    in2   XXXXXXXXXXXXXXXXXXXX|_____|_____|_____|_____
*/

/*
    The following table holds the channel names used:
*/

```



```
#define NUM_CHANNELS_USED 4
static ViChar * s_Channels[NUM_CHANNELS_USED] =
{
    "out1", "out2", "in1", "in2"
};

/*
    The following table describes 8 patterns for the four channels above.
    Note that the opcodes are defined from the unit under test's view,
    i.e. the opcode IL (input low) means that the channel is driven to
    low by a stimulus channel of the TS-PDFT module:
*/
#define NUM_PATTERNS_USED 8
static ViInt32 s_Patterns [NUM_PATTERNS_USED] [NUM_CHANNELS_USED] =
{
    /*          out1  out2  in1  in2  */
    /* 0 */ {  IL,   IL,   OH,  IOX  },
    /* 1 */ {  IH,   IL,   OL,  IOX  },
    /* 2 */ {  IL,   IL,   OH,  IOX  },
    /* 3 */ {  IH,   IH,   OL,  OH   },
    /* 4 */ {  IL,   IH,   OH,  OL   },
    /* 5 */ {  IH,   IH,   OL,  OH   },
    /* 6 */ {  IL,   IH,   OH,  OL   },
    /* 7 */ {  IH,   IH,   OL,  OH   }
};

main ()
{
    ViSession      vi;
    ViStatus       status;
    ViInt32        result;
    ViInt32        patternHandle;
    ViConstString patternSetName = "SamplePattern";
    int            patternIndex;
    int            channelIndex;

    /*
        Open a session to the device driver. The resource descriptor depends
        on the slot number of the TS-PDFT module and must be adapted to the
        target system.
    */

    status = rspdft_InitWithOptions ( "PXI1::11::0::INSTR", VI_TRUE,
    VI_TRUE,
                                     "Simulate=0", &vi );
```

```
/*
```

```
=====  
Configure the channels  
=====
```

```
*/
```

```
/*
```

```
Set stimulus ports to 5 V, 100 mA
```

```
*/
```

```
status = rspdft_ConfigureStimPort (vi, RSPDFT_MASK_PORT_ALL,  
                                   RSPDFT_STIM_MODE_ANALOG, 5.0, 0.1);
```

```
/*
```

```
Set measurement ports to 0.8 ... 2.5 V with hysteresis
```

```
*/
```

```
status = rspdft_ConfigureRespPort (vi, RSPDFT_MASK_PORT_ALL,  
                                   RSPDFT_RESP_MODE_HYST, 0.8, 2.5);
```

```
/*
```

```
=====  
Static Digital Test  
=====
```

```
The application of stimulus and the collection of responses is done  
at a  
rate controlled by the system controller. Factors such as the amount  
of  
the data, the speed of the controlling CPU and the speed of the  
communication bus determine the rate at which the data is applied to  
the UUT.
```

```
*/
```

```
/*
```

```
Configure module for static test and collect all results
```

```
*/
```

```
status = rspdft_ConfigureMode (vi, RSPDFT_VAL_EXECUTE_STATIC,  
                               RSPDFT_VAL_COLLECT_ALL);
```

```
/*
```

```
Configure response delay to 10 microseconds
```

```
*/
```

```
status = rspdft_ConfigureStaticResponseDelay (vi, 10e-6);
```

```
/*
```

```
Create a pattern
```

```
*/
```

```
status = rspdft_CreatePattern (vi, &patternHandle);
```



```
/*
    Loop over all patterns
*/
for ( patternIndex = 0; patternIndex < NUM_PATTERNS_USED; patternIndex
++ )
{
    /*
        Configure opcode for all channels
    */
    for ( channelIndex = 0; channelIndex < NUM_CHANNELS_USED;
channelIndex ++ )
    {
        status = rspdft_ConfigureChannelOpcode (vi, patternHandle,
                                                s_Channels[channelIndex],
s_Patterns[patternIndex][channelIndex]);
    }
    /*
        Execute a single pattern
    */
    status = rspdft_ExecuteStaticPattern (vi, patternHandle);
    /*
        Fetch the result
    */
    status = rspdft_FetchStaticPatternResult (vi, &result);
    if ( result != RSPDFT_VAL_RESULT_PASS )
    {
        /* ... test failed */
    }
}

/*
    Free the pattern handle
*/
status = rspdft_ClearPattern (vi, patternHandle);

/*
```

=====
Dynamic Digital Test
=====

When executing in dynamic mode, the application of stimulus and the collection of responses is done at a rate controlled by the instrument's timing generator. The channel instructions are stored in RAM on the instrument and are applied in parallel under instrument control. This allows for greater control over the application rate of the data.

```
*/
```



```
/*
    Configure module for dynamic test and collect all results
*/
status = rspdft_ConfigureMode (vi, RSPDFT_VAL_EXECUTE_DYNAMIC,
                               RSPDFT_VAL_COLLECT_ALL);

/*
    Create a pattern set
*/
status = rspdft_CreatePatternSet (vi, patternSetName);
/*
    Create a pattern
*/
status = rspdft_CreatePattern (vi, &patternHandle);

/*
    Start loading the pattern set
*/
status = rspdft_BeginPatternSetLoading (vi, patternSetName);

/*
    Loop over all patterns
*/
for ( patternIndex = 0; patternIndex < NUM_PATTERNS_USED; patternIndex
    ++ )
{
    /*
        Configure opcode for all channels
    */
    for ( channelIndex = 0; channelIndex < NUM_CHANNELS_USED;
        channelIndex ++ )
    {
        status = rspdft_ConfigureChannelOpcode (vi, patternHandle,
                                                s_Channels[channelIndex],
s_Patterns[patternIndex][channelIndex]);
    }
    /*
        Load the pattern
    */
    status = rspdft_LoadDynamicPattern (vi, patternSetName,
        patternHandle);
}
/*
    Pattern set loading is now complete
*/
status = rspdft_EndPatternSetLoading (vi, patternSetName);
/*
    Pattern handle is no longer used
*/
status = rspdft_ClearPattern (vi, patternHandle);
```



```
/*
    Configure pattern set timing : period = 10 µs, response delay = 5 µs
*/
status = rspdft_ConfigurePatternSetTiming (vi, patternSetName, 10e-6,
5e-6);

/*
    Execute dynamic test
*/
status = rspdft_ExecutePatternSet (vi, patternSetName, 100);
/*
    Fetch overall result
*/
status = rspdft_FetchPatternSetResult (vi, patternSetName, &result);
if ( result != RSPDFT_VAL_RESULT_PASS )
{
    /* ... test failed */
}

/*
    Free the pattern set
*/
status = rspdft_ClearPatternSet (vi, patternSetName);

/*
    Close the session
*/
status = rspdft_close ( vi );
}
```

8 Selbsttest

Das Digitale Funktionstestmodul R&S TS-PDFT besitzt integrierte Selbsttestfähigkeit. Folgende Tests sind möglich:

- LED-Test
- Einschalttest
- TSVP Selbsttest

8.1 LED-Test

Nach dem Einschalten leuchten alle drei LEDs für ca. eine Sekunde. Dies signalisiert, dass die 5 V-Versorgungsspannung anliegt, und alle LEDs in Ordnung sind, desweiteren dass der Einschalttest funktioniert. Folgende Aussagen können über die verschiedenen Anzeigezustände gemacht werden:.

LED	Beschreibung
eine einzelne LED leuchtet nicht	Hardwareproblem auf dem Modul
alle LEDs leuchten nicht	+5V-Versorgungsspannung fehlt

Tabelle 8-1 Aussagen zum LED-Test

8.2 Einschalttest

Parallel zum LED-Test verläuft der Einschalttest. Bei diesem Test wird das Ergebnis des FPGA Ladeprozesses ermittelt. (FPGA = Field Programmable Gate Array) Folgende Aussagen können über die verschiedenen Anzeigezustände der roten und grünen LED gemacht werden:

LED	Beschreibung
grüne LED an	alle Versorgungsspannungen vorhanden
grüne LED aus	mindestens eine Versorgungsspannung von Modul R&S TS-PDFT fehlt
rote LED aus	es liegt kein Fehler vor
rote LED an	Laden des FPGA ist fehlgeschlagen

Tabelle 8-2 Aussagen zum Einschalttest

8.3 TSVP-Selbsttest

Im Rahmen des TSVP-Selbsttests wird ein tiefgehender Test des Moduls durchgeführt und ein ausführliches Protokoll generiert. Dies geschieht über die "Selbsttest Support Library".

Das Modul R&S TS-PSAM wird als Messeinheit von R&S-Modulen im TSVP verwendet. Durch Messungen über den Analogbus wird die Funktion der Module im System sichergestellt.



HINWEIS:

Informationen zum Starten des Selbsttests und zur Reihenfolge der notwendigen Arbeitsschritte finden Sie in der GTSL-Software-Beschreibung oder der GTSL-Online-Hilfe.

9 Schnittstellenbeschreibung

9.1 Steckverbinder X10 (Front Connector)

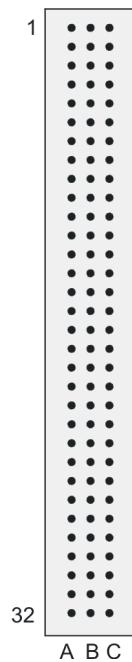


Bild 9-1 Steckverbinder X10 (Ansicht: Steckseite)

Pin	A	B	C
1	AUX1A_NO	AUX1A_COM	PO1
2	AUX2A_NO	AUX2A_COM	PO2
3	AUX3A_NO	AUX3A_COM	PO3
4	AUX4A_NO	AUX4A_COM	PO4
5	OUT1	OUT2	OUT3
6	IN1	IN2	IN3
7	OUT4	OUT5	OUT6
8	IN4	IN5	IN6
9	OUT7	OUT8	GNDNO
10	IN7	IN8	GND
11	OUT9	OUT10	OUT11
12	IN9	IN10	IN11

Tabelle 9-1 Belegung Steckverbinder X10

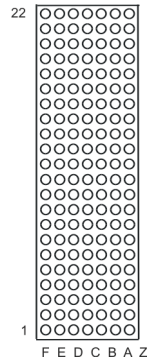


Pin	A	B	C
13	OUT12	OUT13	OUT14
14	IN12	IN13	IN14
15	OUT15	OUT16	GNDNO
16	IN15	IN16	GND
17	OUT17	OUT18	OUT19
18	IN17	IN18	IN19
19	OUT20	OUT21	OUT22
20	IN20	IN21	IN22
21	OUT23	OUT24	GNDNO
22	IN23	IN24	GND
23	OUT25	OUT26	OUT27
24	IN25	IN26	IN27
25	OUT28	OUT29	OUT30
26	IN28	IN29	IN30
27	OUT31	OUT32	GNDNO
28	IN31	IN32	GND
29	XTO	RS232_TX	VBAT
30	XTI	RS232_RX	KBUS
31	CAN_L	VCAN_H	GND
32	CAN_H	VCAN_L	CHA-GND*

Tabelle 9-1 Belegung Steckverbinder X10

* = Das Signal **CHA-GND** ist mit der Frontplatte der R&S TS-PDFT verbunden. Die Frontplatte ist kapazitiv mit GND gekoppelt.

9.2 Steckverbinder X20 (Extension Connector)


Bild 9-2 Steckverbinder X20 (Ansicht: Steckseite)

Pin	F	E	D	C	B	A	Z		
22		GA0	GA1	GA2	GA3	GA4		J20	
21		OD8							
20		+5V	GND	+5V	AUX1A_COM	AUX2A_COM			
19		AUX1A_COM	AUX2A_COM	+5V	GND	-12V			
18		PXI_TRIG6	GND	PXI_TRIG5	PXI_TRIG4	PXI_TRIG3			
17		PXI_CLK10	PO_2	PO_1	GND	PXI_TRIG2			
16		PXI_TRIG7	GND	PO_3	PXI_TRIG0	PXI_TRIG1			
15			+5V	PO_4	GND				
14	NC	AUX1A_NC	AUX1A_NO		AUX3A_NO	AUX3A_NC	NC		C O N N E C T O R
13	NC	AUX1A_NC	AUX1A_NO		AUX3A_NO	AUX3A_NC	NC		
12	NP	AUX1A_COM	AUX2A_NO		AUX4A_NO	AUX3A_COM	NP		
11	NP	AUX1A_COM	AUX2A_NO	IL1	AUX4A_NO	AUX3A_COM	NP		
10	NC	AUX2A_COM	AUX2A_NC		AUX4A_NC	AUX4A_COM	NC		
9	NC	AUX2A_COM	AUX2A_NC		AUX4A_NC	AUX4A_COM	NC		
8	NC	AUX1B_COM	AUX1B_NO		AUX3B_NC	AUX3B_COM	NC		
7	NC	AUX1B_COM	AUX1B_NC	IL2	AUX3B_NO	AUX3B_COM	NC		
6	NC	AUX2B_COM	AUX2B_NO		AUX4B_NC	AUX4B_COM	NC		
5	NC	AUX2B_COM	AUX2B_NC		AUX4B_NO	AUX4B_COM	NC		
4	NC						NC		
3		RSA0	RRST#		GND	RSDO			
2		+12V	RSDI	RSA1		RSCLK			
1		+5V			GND	RCS#			

Tabelle 9-2 Belegung Steckverbinder X20

9.3 Steckverbinder X1 (cPCI Bus Connector)

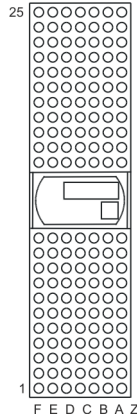


Bild 9-3 Steckverbinder X1 (Ansicht: Steckseite)

Pin	F	E	D	C	B	A	Z
25	GND	5V	3.3V	ENUM#	REQ64#	5V	GND
24	GND	ACK64#	AD[0]	V(I/O)	5V	AD[1]	GND
23	GND	AD[2]	5V	AD[3]	AD[4]	3.3V	GND
22	GND	AD[5]	AD[6]	3.3V	GND	AD[7]	GND
21	GND	C/BE[0]#	M66EN	AD[8]	AD[9]	3.3V	GND
20	GND	AD[10]	AD[11]	V(I/O)	GND	AD[12]	GND
19	GND	AD[13]	GND	AD[14]	AD[15]	3.3V	GND
18	GND	C/BE[1]#	PAR	3.3V	GND	SERR#	GND
17	GND	PERR#	GND	IPMB_SDA	IPMB_SCL	3.3V	GND
16	GND	LOCK#	STOP#	V(I/O)	GND	DEVSEL#	GND
15	GND	TRDY#	BD_SEL#	IRDY#	FRAME#	3.3V	GND
12..14	Key Area						
11	GND	C/BE[2]#	GND	AD[16]	AD[17]	AD[18]	GND
10	GND	AD[19]	AD[20]	3.3V	GND	AD[21]	GND
9	GND	AD[22]	GND	AD[23]	IDSEL	C/BE[3]#	GND
8	GND	AD[24]	AD[25]	V(I/O)	GND	AD[26]	GND
7	GND	AD[27]	GND	AD[28]	AD[29]	AD[30]	GND
6	GND	AD[31]	CLK	3.3V	GND	REQ#	GND
5	GND	GNT#	GND	RST#	BSRSV	BSRSV	GND
4	GND	INTS	INTP	V(I/O)	HEALTHY#	IPMB_PWR	GND
3	GND	INTD#	5V	INTC#	INTB#	INTA#	GND
2	GND	TDI	TDO	TMS	5V	TCK	GND
1	GND	5V	+12V	TRST#	-12V	5V	GND

X1
C
O
N
N
E
C
T
O
R

Tabelle 9-3 Belegung Steckverbinder X1

9.4 Steckverbinder X50 (Optionales Aufsteckmodul)



Bild 9-4 Steckverbinder X50 (Ansicht: Steckseite)

Pin	a	b
1	GNDNO_1	GNDNO_0
2	AUX4A_NC	AUX4B_NC
3	AUX4B_COM	GND
4	-12V	AUX4A_COM
5	AUX4A_NO	AUX4B_NO
6	AUX3A_NC	AUX3B_NC
7	AUX3B_COM	GND
8	+12V	AUX3A_COM
9	AUX3A_NO	AUX3B_NO
10	AUX2A_NC	AUX2B_NC
11	AUX2B_COM	GND
12	+5V	AUX2A_COM
13	AUX2A_NO	AUX2B_NO
14	AUX1A_NC	AUX1B_NC

Tabelle 9-4 Belegung Steckverbinder X50



Pin	a	b
15	AUX1B_COM	GND
16	+3,3V	AUX1A_COM
17	AUX1A_NO	AUX1B_NO
18	PO1	PO2
19	PO3	PO4
20	SPI_A0	SPI_A1
21	SPI_CLK	SPI_DOUT
22	SPI_CS_X50	SPI_DIN
23	nRESET	BID_X50
24	OD5	OD6
25	40MHz	OD7
26		
27	GND	GND_X30
28	IL1	IL2
29	ABA1	ABC1
30	ABC2	ABB1
31	ABA2	ABB2
32	ABD1	ABD2

Tabelle 9-4 Belegung Steckverbinder X50

10 Technische Daten

**HINWEIS:**

Bei Diskrepanzen zwischen Angaben in diesem Bedienungsbuch und den Werten im Datenblatt gelten die Datenblattwerte.

10.1 Anwendungsbereich

digitale Funktionstests:	High-Speed
digitale Funktionstests:	Low-Speed
Einsteckmodul für Verwendung in:	ROHDE & SCHWARZ R&S CompactTSVP
Platzbedarf im R&S CompactTSVP:	1 Slot frontseitig
Schnittstelle:	CPCI-Schnittstelle (PICMG 2.0 Rev. 2.1) für 5 V Backplane

10.2 Ein-/Ausgabekanäle

10.2.1 Ausgangskanäle Daten

Anzahl der Kanäle:	32, in 4 Gruppen, kurzschlussfest
Betriebsarten pro Gruppe*:	TRI-State, TTL, Analog
Ausgangspegel TTL*:	3,3 V
Ausgangspegel Analog*:	-3 ... 10 V, 12 Bit Auflösung
Ausgangsstrom pro Kanal:	max. 150 mA
Ausgangsstrom pro Gruppe:	max. 700 mA
Ausgaberate:	Statisch, 40 MS/s
Schutzmaßnahmen:	Ausgangsstrom (Analog), pro Gruppe einstellbar



Datenspeicher Echtzeit: 131071 Sample x 8 Bit oder
65535 Sample x 16 Bit oder
32768 Sample x 32Bit

(* = pro Gruppe einstellbar)

10.2.2 Eingangskanäle Daten

Anzahl der Kanäle: 32, in 4 Gruppen
Betriebsarten pro 2 Gruppen: Hysterese, Fensterkomparator
Eingangspegel*: -5 ... 12 V
Schwellwert 1*: 0 ... 9.5 V
Schwellwert 2*: 0 ... 9.5 V
Hysterese*: programmierbar,
Schwellwert 1,2
Eingangsimpedanz: 1 M Ω
Schutzmaßnahmen: Überspannungsschutz ± 42 V
Datenspeicher Echtzeit: 131071 Sample x 8 Bit oder
65535 Sample x 16 Bit oder
32768 Sample x 32Bit

(* = pro Gruppe einstellbar)

10.2.3 Ausgangskanäle Leistung

Anzahl der Kanäle: 4, Low-Side FET-Treiber
Pegelbereich: 0 ... 45V
max. Ausgangsstrom: max. -1 A
max. Ausgabefrequenz: 40 kHz, pulsbreitenmoduliert
Schutzmaßnahmen: dauerhaft kurzschlussfest

10.2.4 Relaiskanäle

Anzahl der Kanäle:	5x (AUX 1...4, 1x GND_NO)
max. Schaltleistung:	60 VDC / 1,5 A / 100 W

10.3 Steuerlogik

10.3.1 Lokale Steuerlogik

Mikroprozessor:	ST10, 16 Bit, 40 MHz, 2 MB RAM
Schnittstellen:	1x CAN High-/Low-Speed 1x RS232 / K-Bus

10.3.2 Synchronisation

Triggereingänge:	1x lokaler TTL-Trigger 8x PXI-Triggerbus 4x Patternkomparator Eingänge
Flanke:	Positive / negative Flanke
Pattern:	13 Bit, 3 Zustände: <ul style="list-style-type: none">• High• Low• don't care
Verzögerung:	40ns ... 100s
Triggerausgänge:	1x lokaler TTL-Trigger, 8x PXI-Triggerbus

10.3.3 Referenztakt

PXI-Clock:	10 MHz
------------	--------



10.3.4 Primärverschaltung

Eingänge mit Ausgänge: programmierbar, in 4 Gruppen

10.4 Allgemeine Daten

Stromaufnahme:	3.3 V / 0.5 A, +5 V / 1.6 A, +12 V / 0.2 ... 2.4 A, -12 V / 0.1 A
EMV :	gemäß EMC-Directive 89/336/EEC und Standard EN 61326
Sicherheit:	CE, EN61010 Teil 1
Mechanische Belastbarkeit	
• Vibrationstest sinusförmig	
Sinus 5 Hz ... 55 Hz:	2 g, MIL-T-28800D, class 5
Sinus 55 Hz ... 150 Hz:	0.5 g, MIL-T-28800D, class 5
• Vibrationstest zufällig	
10 Hz ... 300 Hz:	1,2 g
Schocktest:	40 g, MIL-STD-810, Klasse 3 und Klasse 5
Temperaturbelastung	
• Nenntemperaturbereich:	+5 ... +40 °C
• Betriebstemperaturbereich:	+0 ... +50 °C
• Lagertemperaturbereich:	-40 ... +70 °C
• Luftfeuchte:	+40°C, 95% rel. Luftfeuchte
Abmessungen in mm:	316 x 174 x 20
Gewicht:	0,37 kg
Kalibrierintervall (Empfehlung):	1 Jahr

10.5 Bestellinformation

Digitales Funktionstestmodul R&S TS-PDFT	1143.0080.02
Plattform, R&S TS-PCA3	1152.2518.02